

不揮発性有機トランジスタメモリの高性能化と 有機メモリ回路の開発

Performance enhancement of nonvolatile organic transistor memories and
development of organic memory circuits

研究代表者 大阪公立大学工学研究科 准教授 永瀬 隆

Takashi Nagase

The developments of high-performance nonvolatile organic transistor memories and organic memory circuits become critical issues for enhancing the functionality of organic integrated circuits and their related devices. However, organic transistor memories generally suffer from high driving voltages, and electrically programmable organic memories require approaches to control threshold voltages for developing various organic memory circuits. In this study, we have demonstrated that solution-processed organic transistor memories with organic floating-gate layers achieve memory operations with a driving voltage as low as 20 V. We found that the developed memories exhibit photoresponsive synaptic characteristics suited for the development of highly functional solution-processable image sensors with memory functions. We also developed approaches to control the positive and negative threshold voltage shifts for the fabrication of organic memory circuits.

要旨

有機集積回路やその応用デバイスの高機能化において、不揮発性有機トランジスタメモリの高性能化や有機メモリ回路の開発は重要な課題となる。しかしながら、有機トランジスタメモリの駆動電圧は一般に高く、また多様なメモリ回路の作製には電氣的に書き込み可能な有機メモリの閾値電圧の制御が求められる。本研究では、研究代表者らが開発した有機フローティングゲート層を用いた塗布型有機トランジスタメモリの駆動電圧の20 V程度までの低電圧化を達成し、メモリ機能を有する塗布型イメージセンサの高機能化に適した光応答性シナプス特性を示すことを見出した。また、有機メモリ回路の作製に求められる正側と負側に閾値電圧シフトを制御する手法を開発した。

1. まえがき

薄膜トランジスタ (TFT) は真空蒸着等で作製された半導体薄膜を用いることで大面積の電子回路を形成できることから、液晶や有機ELを用いたフラットパネルディスプレイのバックプレーン回路に盛んに応用されている。TFTの半導体材料には水素化アモルファスシリコン、低温ポリシリコン、In-Ga-Zn-O等の酸化物半導体及び有機半導体を用いられる。有機電界効果トランジスタ (有機 FET) は半導体層やゲート絶縁膜に有機材料を用いた TFT であり、他の TFT

と比べて製造に要する熱処理温度が低い (通常 150 °C程度)、汎用的なプラスチックフィルム上に直接的に電子回路を作製することが可能である。更に、塗布法や各種の印刷技術を活用することで低い製造コストで大量生産が可能となることから、大面積のフレキシブルディスプレイ、印刷技術を用いた低コスト無線情報タグ、シート型の健康センサ等のウェアラブルデバイスへの応用が期待されている。これらのデバイスの高機能化に向けては論理演算を実行するコードや取得した情報の記録に用いる不揮発性メモリが不可欠となるが、有機メモリの性能や信頼性は実用化できる水準には至っておらず、有機電子回路に不揮発性有機メモリが実装された例はほとんど無い。

有機 FET にメモリ層を付加したトランジスタ型のメモリは2端子メモリに比べてより信頼性の高いメモリ回路を作製できる。特に、USBメモリやソリッドステートドライブに用いられているフローティングゲート方式を採用した有機 FET メモリは大きな閾値電圧シフトを示し、1年を超える情報の保持が可能であることから近年盛んに研究が行われている。しかしながら、情報の書き込みには通常 60 V程度の高いゲート電圧の印加が必要となる。また、将来的には溶液プロセスを用いた有機メモリ回路の作製が求められるが、有機フローティングメモリの作製には有機半導体層、トンネル絶縁膜、フローティングゲート、制

ゲート絶縁膜等の多くの材料の積層が必要となることで溶液プロセスを適用することが困難という問題があった。

研究代表者らは、高分子絶縁体と可溶性の低分子半導体の混合膜で自発的に生じる垂直相分離現象と高分子半導体を用いたトップゲート構造の有機 FET が有する溶液プロセスに対する優位性に着目し、電極以外の有機層を溶液プロセスで作製できる有機フローティングゲートメモリの開発に成功した。開発した有機 FET メモリのメモリ動作は有機半導体層の電子準位やキャリア輸送特性に依存し、半導体層に poly(3-hexylthiophene) (P3HT) を用いた場合には暗所で書込みを行っても電気特性に変化は見られないが、光照射下で書込みを行った場合に伝達特性の閾値電圧が変化し、不揮発性メモリとして動作することをこれまでに明らかにしている⁽¹⁾。また、このような光応答性を利用することで、各画素にメモリ機能を付加したイメージセンサを溶液プロセスで作製できることを報告した⁽²⁾。更に、有機半導体層にジケトピロピロール (DPP) とジチエノチオフェン (DTT) を含むドナー・アクセプター型の両極性高分子半導体 (DPP-DTT) を用いることで暗所で書込みを行った際にも閾値電圧を変化させることが可能となり、電氣的に書込みと消去が可能な有機 FET メモリを実現できることを明らかにした⁽³⁾。特に、DPP-DTT を用いた場合にはメモリ素子の直列接続でメモリアレイの構成が可能となる NAND 型のメモリ動作が得られることを報告した⁽⁴⁾。

本研究では、研究代表者らが開発したフローティングゲート有機 FET メモリの高性能化と有機メモリ回路の開発を目的とした。ここでは、(1) 書込み、消去電圧の低減に対して検討したゲート絶縁膜の薄膜化及び電極仕事関数の制御の効果、(2) 有機 FET メモリを用いたイメージセンサの高機能化に向けて行ったシナプス特性の評価及び(3) メモリ回路の開発に向けて検討した両極性半導体を用いたメモリの閾値電圧制御について報告する。

2. 実験方法

本研究で作製した有機 FET メモリの基本的な構造と用いた有機材料の化学構造を図 1 に示す。有機 FET メモリの作製にはトップゲート/ボトムコンタクト

(TG/BC) 型の素子構造を用い、有機層の成膜にはスピコート法を用いた。TG/BC 構造を用いた有機 FET メモリでは、従来のボトムゲート/トップコンタクト構造のメモリと異なり、有機層の成膜前にフォトリソグラフィやインクジェット印刷等によって微細なソースドレイン電極を作製できるため、集積化が容易という特長がある。本研究では、ガラス基板上または表面に熱架橋させた poly(4-vinylphenol) (PVP) 膜を作製したガラス基板上にフォトリソグラフィとリフトオフによって Cr/Au 膜をパターンニングし、ソースドレイン電極を作製した。光応答性有機 FET メモリの半導体層には、P3HT 及び P3HT よりも高い大気安定性や正孔輸送性を有する PBTTT を用い、ゲート絶縁膜の薄膜化の効果やシナプス特性を評価した。暗状態で動作する有機 FET メモリの作製に対しては、両極性高分子半導体の DPP-DTT 及び DPP 骨格を有し、正孔輸送性に優れた PDPP4T、または電子輸送性に優れた PDBPyBT を用い、可溶性フラレン (PCBM) やこれらの両極性半導体の混合の効果を調べた。

フローティングゲート層には、絶縁性の高分子として広く知られている poly(methylmethacrylate)

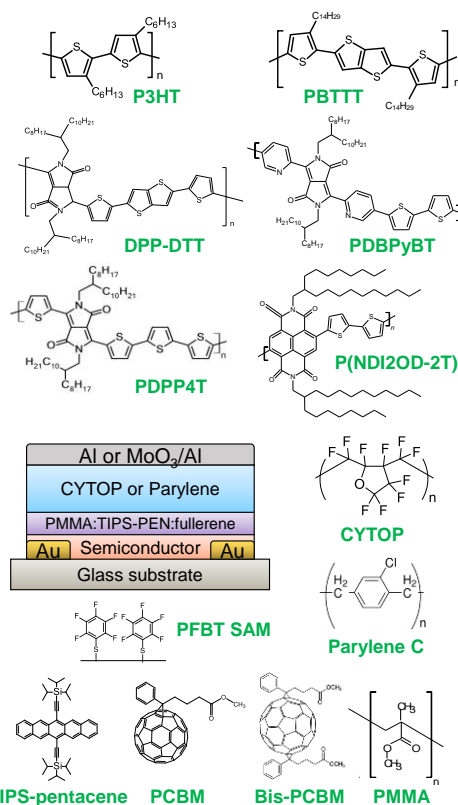


図 1 有機フローティングゲート層を有する有機 FET メモリの構造と用いた有機材料の化学構造

(PMMA) と有機溶剤に溶解するペンタセン誘導体の 6,13-bis(triisopropylsilylethynyl)pentacene (TIPS-pentacene) の混合膜を用いた。これらの有機材料は高分子半導体を溶解しない酢酸ブチルに高い溶解度を示し、有機半導体層にダメージを与えることなく、塗布により積層することが可能である。有機半導体層上に PMMA:TIPS-pentacene 混合膜をスピコート法により成膜した後、100 °C、10 分間程度の熱処理を施すことで、低い分子量と低い表面エネルギーを有する TIPS-pentacene は混合膜の上方に偏析し、凝集する。この際、有機半導体層上の混合膜の下方には PMMA を主成分とするトンネル絶縁膜が形成され、TIPS-pentacene 凝集体はフローティングゲートとして機能する⁽¹⁾。一方、このような PMMA と TIPS-pentacene の混合膜の垂直相分離では膜下方にも TIPS-pentacene が移動することで、作製した有機メモリの消去特性が不十分となる。図 2 に示す様に、PMMA:TIPS-pentacene 混合膜に更に少量の PCBM を添加した PMMA:TIPS-pentacene:PCBM 混合膜（重量比 80:17:3）を用いてフローティングゲート層を作製した際には TIPS-pentacene の膜上方への偏析が促進され、消去特性の改善が見られる⁽²⁾。そのため、P3HT 及び PBTTT を用いたメモリには PMMA:TIPS-pentacene に少量の PCBM または Bis-PCBM を添加したフローティングゲート層を用いた。

ゲート絶縁膜にはこれまではフッ素系溶剤を用いる塗布型高分子絶縁体である CYTOP を用いていたが、本研究ではゲート絶縁膜の薄膜化に際して、リーク電流の低減が容易な CVD 成膜による parylene-C あるいは、薄膜化した CYTOP/parylene-C の 2 層膜をゲ-

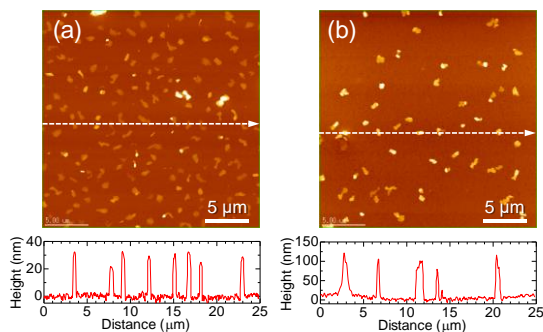


図 2 P3HT 膜上に塗布成膜した有機フローティングゲート層の AFM 像と高さプロファイル：(a) PMMA:TIPS-pentacene 混合膜（重量比 80:20）及び(b) PMMA:TIPS-pentacene:PCBM 混合膜（重量比 80:17:3）を用いた場合。

ト絶縁膜に用いた。ゲート電極にはマスク蒸着した Al (40 nm) またはゲート絶縁膜との間に高仕事関数の MoO₃ (5 nm) を挿入した MoO₃/Al 電極を用いた。メモリ素子のチャンネル長は 10 μm、チャンネル幅は 1.5 μm とした。メモリ素子の大气や水分による特性変化を避けるため、有機層の成膜及び電気測定は窒素置換したグローブボックス内で行った。

光応答性のメモリ素子の書込み時の光照射には中心波長 469 nm の青色 LED 光または中心波長 660 nm の赤色 LED 光を用いた。ソースメータ (Keithley6430 及び 2400) を用いて書込み、消去前後に暗状態で伝達特性を測定することで、メモリ性能を評価した。

3. 実験結果と考察

3.1 光応答性有機 FET メモリの低電圧化

有機半導体層に PBTTT、フローティングゲート層に重量比 80:17:3 の PMMA:TIPS-pentacene:Bis-PCBM 混合膜を用いた有機 FET メモリの低電圧化に対して、ゲート絶縁膜の薄膜化及び電極仕事関数の制御の効果を調べた。

図 3(a) はゲート絶縁膜に膜厚 140 nm の parylene、図 3(b) は膜厚 300 nm の CYTOP を用いた PBTTT FET メモリの書込み、消去後の伝達特性を示す。本研究に用いた光応答性の有機 FET メモリでは図 3(c) に示す様に、光照射下で正のゲート電圧を印加することで有機半導体層で電子正孔対が光生成され、電子は TIPS-pentacene (フローティングゲート) の LUMO 準位に移動し、蓄積されることで情報の書込みが行われる。蓄積された電子は有機半導体層に過剰な正孔を誘起し、書込み後の伝達特性は正電圧側にシフトする。特に、有機半導体層での光キャリア生成を利用した際にはソースドレイン電極から半導体層への電子注入が不要であることで閾値電圧シフトは比較的低い書込み電圧でも生じる。図 3(a) 及び(b) に示した様に、+20 V のゲート電圧 (V_g) を用いた際にもメモリ動作は可能となる。しかしながら、ゲート絶縁膜が厚い場合にはドレイン電流値が低下し、サブスレッショルド・スイング (SS) が増加することで、書込みと消去の状態を判別する際に用いられるゲート電圧 0 V におけるドレイン電流の比が 10^2 程度に制限される。CVD 成膜した parylene を用いてゲート絶縁膜を 140 nm まで薄膜化することでオン電流と SS が改善され、

10⁴程度の高いオンオフ比を得られることが分かった。一方、図3(a)及び(b)に示す様に消去に対してはより高いゲート電圧の印加が必要となる。書込み電圧に対して消去電圧が高くなる理由として、PBTTT FET メモリで Au ソースドレイン電極から PBTTT 半導体層の HOMO 準位への正孔の注入を改善するために行った自己組織化単分子膜の pentafluorobenzenethiol (PFBT) で表面処理を行った影響が考えられる。即ち、PFBT 処理の Au 電極の仕事関数は-5.5 eV 程度であるが、ゲート電極に仕事関数が-4.3 eV 程度の Al を用いた場合には内蔵電位が生じることで消去しづらくなる可能性がある。このような内蔵電位による影響を調べるため、ゲート絶縁膜 (parylene, 115 nm) と Al ゲート電極の間に高仕事関数を有する MoO₃ (-5.2 ~ 5.6 eV) を挿入した。図3(d)にゲート電極に Al を用いた PBTTT FET メモリ素子と MoO₃/Al を用いたメモリ素子の書込み電圧に対する閾値電圧シフト量を

示す。ゲート電極に Al を用いた素子ではゲート電極とソースドレイン電極との仕事関数差 (1.2 eV 程度) により生じた内蔵電位により、書込み電圧 0 V 印加時においても 7.5 V 程度の閾値電圧シフトが生じていることが分かる。Al ゲート電極/絶縁膜界面に高仕事関数の MoO₃ を挿入し、ソースドレイン電極との仕事関数差を減少させることで、書込み電圧 0 V における閾値電圧シフトを抑制できることが分かった。

有機 FET メモリでは通常ソース電極及びドレイン電極を 0 V とし書込み、消去操作を行うが、ドレイン電圧を印加することで書込み、消去電圧を更に低減させることが可能となることが分かった。図3(e), 3(f)はソースドレイン電極に PFBT/Au, ゲート電極に MoO₃/Al を用いた PBTTT FET メモリに書込み及び消去電圧をそれぞれ +15 V, -20 V とした際の伝達特性である。書込み、消去時にゲート電圧と同じ極性のドレイン電圧を印加しても閾値電圧シフト量に変化は見られないが、逆の極性のドレイン電圧を印加することで閾値電圧シフト量が増加することが分かった。ドレイン電圧を印加することで、±20 V 程度の比較的低い書込、消去電圧でメモリ動作し、オンオフ電流比で 10³ 以上を得ることが可能となった。

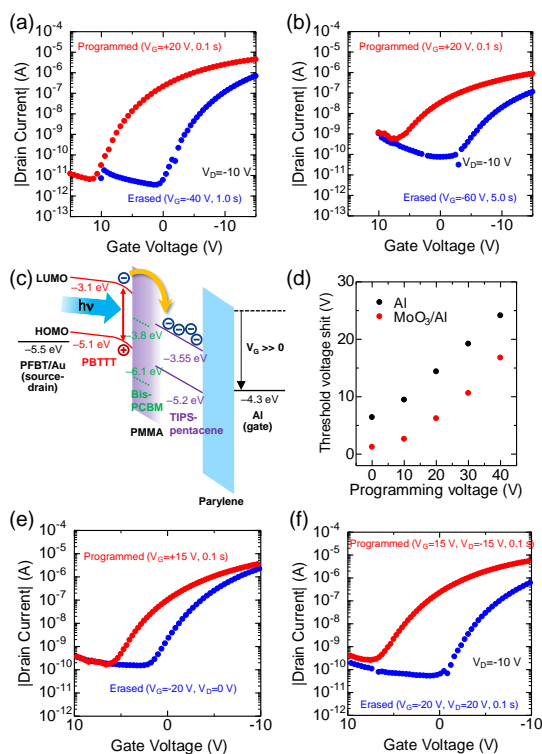


図3 (a) 厚さ 140 nm の parylene, (b) 厚さ 300 nm の CYTOP をゲート絶縁膜に用いた PBTTT FET メモリの書込み (青色 LED 光照射下)、消去 (暗状態下) 後の伝達特性 (c) Al ゲート電極を用いた PBTTT FET メモリの書込み時のエネルギーバンド図 (d) Al および MoO₃/Al ゲート電極を用いたメモリの書込電圧と閾値電圧シフトの関係 (e) parylene ゲート絶縁膜 (140 nm) を有する PBTTT FET メモリの書込み、消去特性に対するドレイン電圧印加の効果

3.2 有機メモリを用いたイメージセンサの高機能化に向けたシナプス特性の評価

不揮発性メモリは近年、生物の脳を模倣したニューロモルフィックデバイスの構成要素としての応用が期待されており、脳内の神経細胞同士を繋ぐシナプスを人工的に再現するメモリデバイスの研究開発が活発化している。Chai らは金属酸化物を用いた 2 端子メモリの紫外光照射によって得られる光電流の大きさや減衰速度がパルス光の強度や時間幅によって大きく変化することを見出し、イメージセンサのプリプロセッシング機能 (コントラスト増強やノイズ除去) として利用できることを報告している⁽⁵⁾。本研究では、有機半導体層に P3HT, フローティングゲート層に PMMA:TIPS-pentacene:PCBM 混合膜 (重量比 80:17:3) を用いた有機 FET メモリにおいて、図4(a)に示す様に光照射下で入力としてパルス状のゲート電圧 (30 V, 幅 100 ms) を印加し、出力として得られるドレイン電流の時間依存性を測定することでシナプス特性を評価した。

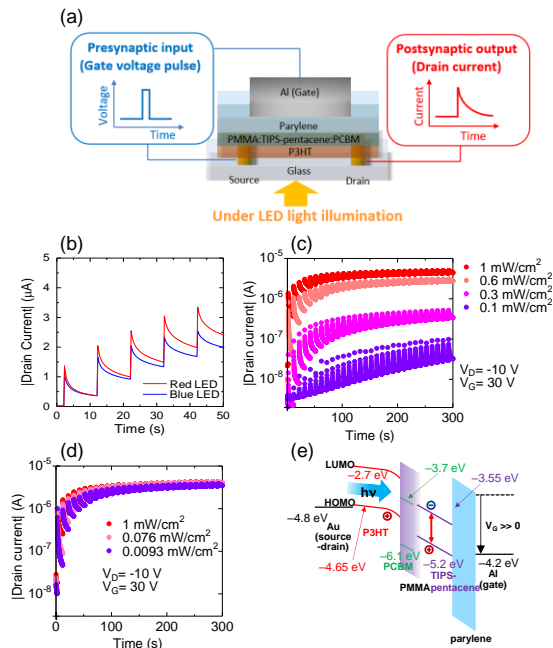


図4 (a) P3HT FET メモリのシナプス特性の評価。(b) 1 mW/cm^2 の赤色 LED 光 (660 nm) 及び青色 LED 光 (469 nm) 照射下で書き込み (ゲート電圧 30 V, 幅 100 ms) によるドレイン電流の変化。(c) 強度の異なる赤色 LED 光及び (d) 青色 LED 光で繰り返し書き込みを行った際のドレイン電流の変化。(e) 赤色 LED 光照射下での書き込み時のエネルギーバンド図。

図 4(b) は赤色 LED 光 (660 nm) 及び青色 LED 光 (469 nm) の照射下でゲート電圧パルスを 10 秒毎に印加した際のドレイン電流の変化である。有機 FET メモリの光応答は通常の FET と異なりパルス電圧印加後も電流が減少せずに持続する特性が得られるが、これは有機半導体層で光生成された電子がフローティングゲート層に蓄積されることで半導体層に過剰な正孔が誘起されるためである。図 4(c), 4(d) に示す様にパルス電圧の印加を繰り返すと蓄積電子量が増加することで電流が増加し、フローティングゲート層に蓄積できる電子量の上限に近づくことで電流は飽和する傾向を示す。一般に光強度が弱い場合でも電圧印加を繰り返すことで電流値は同程度に達することが予想できるが、赤色 LED 光照射下では光強度が弱い場合には電流値の増加が大きく抑制されることが分かった。これは赤色 LED 光照射下では通常の揮発性メモリが有する長期記憶の特性だけでなく、短期記憶の特性を示すためと考えられ、特に赤色光照射下では光強度に応じたシナプス特性が現れることが明らかとなった。このようなシナプス特性は照

射光の波長によって光キャリア生成が変化するためと考えられ、特に赤色光照射下では図 4(e) に示す様にフローティングゲート層における TIPS-pentacene での光キャリア生成が支配的になることで発現したものと考えられる。

3.3 両極性半導体を用いた有機 FET メモリの閾値電圧制御

有機半導体層に両極性高分子半導体 DPP-DTT を用いることでソースドレイン電極からの電子注入が可能となり、暗状態で電気的な書き込みによるメモリ動作が得られる。これは、DPP-DTT が P3HT や PBTTT と異なり、深い LUMO 準位を有し、また正孔だけでなく電子に対しても良好なキャリア輸送特性を有することに由来している。しかしながら、DPP-DTT を用いたメモリに暗状態で書き込みを行った際に伝達特性に現れる閾値電圧シフト量は小さく、光応答性の有機 FET メモリに比べて駆動電圧の低減がより困難となる。駆動電圧を低減させるためには、閾値電圧シフト量そのものを増大させる必要がある。有機 FET メモリは一般にチャネルを流れる伝導キャリアでなく、少数キャリアを蓄積し易く、書き込み後にエンハンスメント型の伝達特性を示す。このようなメモリを用いることで NOR 型のメモリ回路の作製が可能となる。一方、メモリ回路の配線数を減少させるためには、メモリ素子の直列接続から構成される NAND 型の有機メモリ回路の実現も求められる。そのためには、書き込み後にデプレッション型の伝達特性を生じる、伝導キャリアを蓄積可能な有機 FET メモリを作製する必要がある。本研究では、DPP-DTT を用いた正孔伝導性の p 型有機 FET メモリに対して、電子蓄積及び正孔蓄積による閾値電圧シフト量の増大を可能とする素子構成を探索した。

図 5(a), 5(b) に有機半導体層に PDPP4T, フローティングゲート層に重量比の 70:30 の PMMA:TIPS-pentacene 混合膜を用いた有機 FET メモリの半導体層に可溶性フラーレンを添加した際の結果を示す。図 5(a) に示す様に PDPP4T を用いた有機 FET メモリでは、低いオフ電流と高いオン電流を示す良好な p 型の FET 特性が得られる特長がある。図 5(b) は PDPP4T に PCBM を重量比で 30% 混合した場合のメモリ特性であり、強い電子アクセプターである PCBM を 30% 混

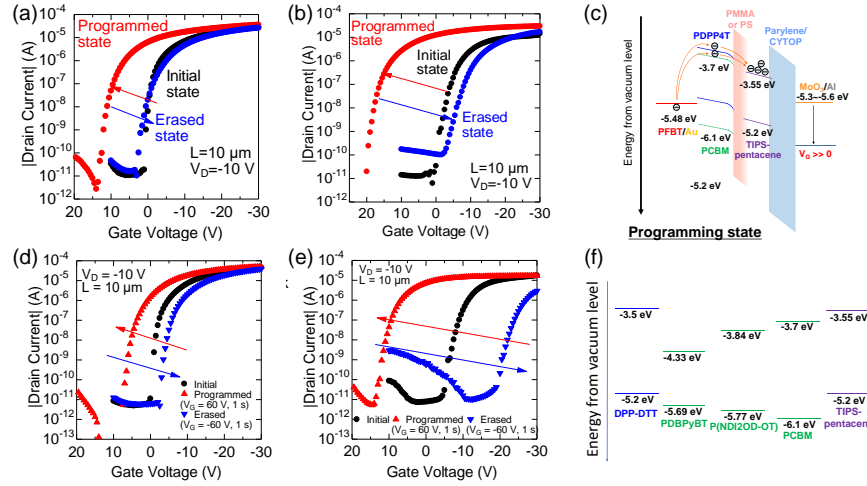


図5 (a) PMMA:TIPS-pentacene 混合膜 (重量比 70:30) を有する PDPP4T FET メモリの暗状態での書き込み ($V_G = +60$ V, 1 s), 消去 ($V_G = -60$ V, 1 s) による伝達特性の変化, (b) PDPP4T:PCBM 層 (重量比 70:30) を有する FET メモリの伝達特性及び (c) 書き込み時のエネルギーバンド図. (d) PMMA:TIPS-pentacene 混合膜 (重量比 70:30) を有する DPP-DTT FET メモリの暗状態での書き込み ($V_G = +60$ V, 1 s), 消去 ($V_G = -60$ V, 1 s) による伝達特性の変化, (e) DPP-DPP:PDBPyBT 層 (重量比 70:30) を有する FET メモリの伝達特性及び (f) 各有機半導体の HOMO-LUMO 準位の比較.

合した場合にもオフ電流を増加させることなく、閾値電圧シフト量が 11 V から 25 V 程度まで増加することが分かった。

図 5(c) に示す様に PDPP4T 層に混合した PCBM の LUMO 準位 (-3.7 eV) は PFBT 処理を施した Au 電極 (-5.5 eV) との差は依然として大きい。閾値電圧が正電圧側に大きくシフトする。これは、電子注入特性が界面の電子注入障壁だけでなく、注入される半導体層の移動度に依存すること⁽⁶⁾を反映した結果であり、過去に DPP-DTT メモリで得られた比較的小さい閾値電圧シフトは電子注入が制限されることで生じていたことが明らかとなった。また、自己組織化単分子膜で修飾したソースドレイン電極は書き込み時の有機半導体層への電子注入を制限せず、高いオン電流を維持したままで、閾値電圧シフトを増加させることが可能であることが分かった。

図 5(d) は有機半導体層に DPP-DTT、フローティングゲート層に PMMA:TIPS-pentacene 混合膜 (重量比 70:30) を用いたメモリの伝達特性であり、図 5(e) は DPP-DTT 層に PDBPyBT を重量比で 30 % 混合した場合の結果である。DPP-DTT 層に PDBPyBT を混合することで、伝達特性の閾値電圧は正のゲート電圧を印加した際に正電圧側にシフトし、PDPP4T 層に PCBM を混合した場合と同様の効果が得られることが分かった。

これは半導体層の電子輸送性が増加したことでソースドレイン電極からの電子注入が改善したためと解釈できる。一方、負のゲート電圧を印加した際には閾値電圧が初期状態から負電圧側にシフトし、フローティングゲート層に正孔を蓄積させることが可能となることが分かった。このような結果は PDBPyBT と同様に高い電子移動度と深い HOMO 準位を有する高分子半導体である P(NDI2OD-2T) (図 5(e)) を混合した場合には観測されなかった。正確な理由は明らかになっていないが、PDBPyBT が深い HOMO 準位と高い正孔輸送特性を併せ持つ両極性半導体であることが関係しているものと考えられ、両極性半導体の混合が正孔蓄積特性の付与に有効な手段となることが分かった。

4. まとめ

本研究では、研究代表者らが開発を進めている有機フローティングゲート層を有する塗布型有機トランジスタメモリの高性能化や各種の有機メモリ回路の開発に向けた閾値電圧の制御法に開発を行った。有機半導体の特長である可視光領域における良好な光キャリア生成特性を利用し、ゲート絶縁膜の薄膜化や電極仕事関数の制御を行うことで、20 V 程度までの低電圧化が可能となることが分かった。また、有

機フローティングゲート層を有するメモリの書込み特性は照射光の波長によって変化し、有機メモリを用いたイメージセンサの高機能化に利用可能なシナプス特性を示すことが明らかとなった。光キャリア生成特性の活用は有機メモリの低電圧化や高機能化に有効な手段であるが、電氣的に書込み可能な有機メモリの低電圧化や閾値電圧シフトの制御は有機メモリ回路の実現に不可欠と考えられる。本研究を通じて、電氣的に書込み可能な有機メモリの閾値電圧シフト量の増大やシフト方向の制御する手法を得ることができたが、低電圧化や動作速度の改善に向けてはトランジスタ自体の特性の改善を含めたより体系的な取り組みが求められる。

謝辞

本研究にご支援賜りました公益財団法人マツダ財団及び関係者の皆様に厚く御礼申し上げます。

発表論文

- [1] K. Morikawa, S. Hattori, N. Nishida, T. Kobayashi, H. Naito, and T. Nagase, Optoelectronic Synaptic Characteristics of Organic Transistor Memories with Organic Semiconductor Floating Gates, *Proceedings of the International Display Workshops Vol.30, (2023/12)*, p.1120-1121.
- [2] R. Hattori, S. Hattori, T. Kobayashi, H. Naito, and T. Nagase, Vertically-Phase Separated Organic Floating-Gate Layers for High-Performance Organic Phototransistor Memory, in preparation.
- [3] K. Morikawa, K. Nakagawa, S. Hattori, T. Kobayashi, H. Naito, and T. Nagase, Optoelectronic Artificial Synapse Based on Organic Phototransistor Memory with Self-Organized Organic Floating Gates for Neuromorphic Vision Sensors, in preparation.

口頭発表, 受賞等

- [1] 森川和慶, 中川和紀, 西田直之, 永瀬 隆, 小林隆史, 内藤裕義, 塗布型イメージセンサの高機能化に向けた有機フローティングゲートメモリのシナプス特性の評価, 第 83 回応用物理学会秋季学術講演会, 講演予稿集 11-159, 2022 年 9 月, 仙台. (Poster Award 受賞)
- [2] 森川和慶, 中川和紀, 永瀬 隆, 小林隆史, 内藤裕義, 塗布

形成した電荷蓄積層を有する不揮発性有機トランジスタメモリにおけるシナプス特性, 薄膜材料デバイス研究会第 19 回研究集会, 講演予稿集 p.77-80, 2022 年 11 月, 京都. (スチューデントアワード受賞 受賞者: 森川和慶)

- [3] 西田直之, 永瀬 隆, 小林隆史, 内藤裕義, ドナー・アクセプタ型高分子半導体を用いた塗布型有機フローティングゲートメモリの素子特性と動作機構, 薄膜材料デバイス研究会第 19 回研究集会, 講演予稿集 p.217-220, 2022 年 11 月, 京都
- [4] T. Nagase, Organic floating-gate phototransistors for printable nonvolatile memories and image sensing devices, 13th International Conference on Organic Nonlinear Optics/2022 International Conference on Organic Photonics and Electronics, Lecture number II-6, Nov. 2022, Nara, Japan. (招待講演)
- [5] T. Adachi, T. Nagase, N. Nishida, T. Kobayashi, and H. Naito, Device characteristics of electrically programmable organic transistor memories using polymer-small molecules composite floating-gate layers, The 13th International Conference on Nano-Molecular Electronics, Lecture number P-24, Dec. 2022, Tokyo, Japan.
- [6] K. Morikawa, T. Nagase, K. Nakagawa, N. Nishida, T. Kobayashi, and H. Naito, Optoelectronic artificial synapse device based on organic floating-gate memory, The 13th International Conference on Nano-Molecular Electronics, Lecture number P-59, Dec. 2022, Tokyo, Japan.
- [7] 安達天規, 西田直之, 永瀬 隆, 小林隆史, 内藤裕義, 両極性高分子半導体を用いた有機フローティングゲートメモリの特性改善, 第 70 回応用物理学会春季学術講演会, 講演予稿集 11-334, 2023 年 3 月, 東京.
- [8] 森川和慶, 中川和紀, 西田直之, 永瀬 隆, 小林隆史, 内藤裕義, 塗布型有機フローティングゲートメモリのシナプス特性の発現機構, 第 70 回応用物理学会春季学術講演会, 講演予稿集 11-221, 2023 年 3 月, 東京.
- [9] シウテイ, 奥田萌斗, 森川和慶, 安達天規, 西田直之, 永瀬 隆, 小林隆史, 内藤裕義, プラスチック基板を用いた有機フォトトランジスタメモリの特性評価, 第 70 回応用物理学会春季学術講演会, 講演予稿集 11-333, 2023 年 3 月, 東京.
- [10] T. Adachi, N. Nishida, T. Kobayashi, H. Naito, and T.

- Nagase, Electrically programmable organic floating-gate memory with enhanced hole trapping characteristics, KJF International Conference on Organic Materials for Electronics and Photonics 2023, Lecture number P1-22, Aug. 2023, Fukuoka, Japan
- [11] Y. Shi, T. Adachi, K. Morikawa, S. Hattori, K. Nakagawa, T. Kobayashi, H. Naito, and T. Nagase, Electrical performance of top-gate pentacene organic transistor memory with organic composite floating-gate layer, KJF International Conference on Organic Materials for Electronics and Photonics 2023, Lecture number P1-23, Aug. 2023, Fukuoka, Japan
- [12] K. Morikawa, K. Nakagawa, N. Nishida, T. Kobayashi, H. Naito, and T. Nagase, Optoelectronic synaptic characteristics of organic floating-gate memories with organic composite charge storage layers, KJF International Conference on Organic Materials for Electronics and Photonics 2023, Lecture number P2-61, Aug. 2023, Fukuoka, Japan
- [13] 服部秀政, 安達天規, 森川和慶, 小林隆史, 内藤裕義, 永瀬 隆, ジナフトチエノチオフェンを用いた有機フローティングゲート有機トランジスタの書込特性, 第84回応用物理学会秋季学術講演会, 講演予稿集 11-072, 2023年9月, 熊本.
- [14] 安達天規, 小林隆史, 内藤裕義, 永瀬 隆, NAND型フラッシュメモリの開発に向けた両極性高分子半導体を用いた有機フローティングゲートメモリの正孔蓄積特性の向上, 薄膜材料デバイス研究会 第20回研究集会, 講演予稿集 p.66-68, 2023年11月, 京都
- [15] 森川和慶, 服部秀政, 小林隆史, 内藤裕義, 永瀬 隆, 溶液プロセスを用いた有機フローティングゲートメモリの光応答シナプス特性の発現機構の解明, 薄膜材料デバイス研究会 第20回研究集会, 講演予稿集 p.71-73, 2023年11月, 京都
- [16] シ ウテイ, 安達天規, 森川和慶, 服部秀政, 中川和紀, 小林隆史, 内藤裕義, 永瀬 隆, 塗布成膜した有機フローティングゲート層を有するトップゲート型ペンタセン有機トランジスタメモリの電気特性, 薄膜材料デバイス研究会 第20回研究集会, 講演予稿集 p.63-65, 2023年11月, 京都
- [17] 服部秀政, 森川和慶, 安達天規, 小林隆史, 内藤裕義, 永瀬 隆, 有機半導体フローティングゲートを有する有機フォトトランジスタメモリの書込特性, 薄膜材料デバイス研究会 第20回研究集会, 講演予稿集 p.186-188, 2023年11月, 京都
- [18] K. Morikawa, S. Hattori, N. Nishida, T. Kobayashi, H. Naito, and T. Nagase, Optoelectronic synaptic characteristics of organic transistor memories with organic semiconductor floating gates, The 30th International Display Workshops, Lecture number Lecture number FLX2-4L, Dec. 2023, Niigata, Japan. (Best Student Paper Award)
- [19] 服部秀政, 安達天規, 森川和慶, 小林隆史, 内藤裕義, 永瀬 隆, 分子フローティングゲートを有する有機トランジスタのアナログシナプスデバイスへの応用, 第71回応用物理学会春季学術講演会, 講演予稿集 11-365, 2024年3月, 東京.

参考文献

- (1) F. Shiono, H. Abe, T. Nagase, T. Kobayashi, and H. Naito, *Org. Electron.* Vol.67, p.109-115, 2019年4月.
- (2) H. Abe, R. Hattori, T. Nagase, M. Higashinakaya, S. Tazuhara, F. Shiono, T. Kobayashi, and H. Naito, *Appl. Phys. Express* Vol.14, p.041007, 2021年3月.
- (3) M. Higashinakaya, T. Nagase, H. Abe, R. Hattori, S. Tazuhara, T. Kobayashi, and H. Naito, *Appl. Phys. Lett.* Vol.118, p.103301, 2021年3月.
- (4) M. Higashinakaya, T. Nagase, R. Hattori, S. Tazuhara, T. Kobayashi, and H. Naito, *Proc. Inter. Display Workshops* Vol. 27, p.882-883, 2020年12月.
- (5) F. Zhou, Z. Zhou, J. Chen, T. H. Choy, J. Wang, N. Zhang, Z. Lin, S. Yu, J. Kang, H. -S. P. Wong, and Y. Chai, *Nature Nanotech.* Vol.14, p.776-782, 2019年7月.
- (6) Y. Shen, M. W. Klein, D. B. Jacobs, J. C. Scott, and G. G. Malliaras, *Phys. Rev. Lett.* Vol.86, p.3867-3870, 2001年4月.