

低環境負荷溶媒を用いた大面積有機結晶の形成と 高性能有機トランジスタへの応用

Large-area organic crystalline films prepared with environmentally-friendly solvents for high-performance organic field-effect transistors

研究代表者 山梨大学大学院総合研究部工学域 電気電子工学専攻 准教授 小野島 紀夫

Norio Onojima

Large-area organic crystalline films were prepared by an electrostatic spray deposition (ESD) method of small molecule/polymer blend solutions formed with environmentally-friendly (i. e., non-aromatic and halogen-free) solvents of n-butyl acetate, acetone, and hexane. 6,13-bis(triisopropylsilylethynyl) pentacene (TIPS pentacene) was used as a π -conjugated small-molecular semiconductor, and poly(methyl methacrylate) (PMMA) as a polymer insulator. The TIPS pentacene and PMMA layers were stratified separately just after the film deposition (TIPS pentacene (top) and PMMA (bottom)). Due to the rapid phase separation, organic field-effect transistors (OFETs) with a well-defined interface exhibited excellent charge-carrier transport properties. Furthermore, the flexible OFETs demonstrated superior operational stability under applied mechanical strain. This study will contribute to green manufacturing of high-performance OFETs by a facile one-step printing process.

要旨

ハロゲンフリーかつ非芳香族の低環境負荷な溶媒を用いて低分子/ポリマーブレンドを成膜し、大面積の有機結晶を作製した。静電スプレー堆積法を用いてブレンド膜を作製し、自己組織的な垂直方向相分離により低分子半導体結晶/ポリマー絶縁膜の積層構造、および分子レベルで急峻な相分離界面を形成した。この相分離界面を電荷輸送チャンネルに利用した有機電界効果トランジスタでは、優れた電気的特性や機械的ストレス耐性が得られた。本研究の成果は、環境にやさしく、人体に害のないグリーン溶媒を用いて、簡便な1ステップの印刷プロセスで高性能な有機電界効果トランジスタを作製する技術(グリーンプリンテッドエレクトロニクス)への貢献が期待される。

1. まえがき

印刷プロセスを用いて作製された高速かつ低電圧駆動可能な有機電界効果トランジスタ (organic field-effect transistor: OFET) は、大面積のフレキシブル論理回路や有機集積回路への応用が期待されている。印刷技術の特長は、低コストで高い生産性をもつことである。我々は、roll-to-roll 工程の印刷プロセスに適応が可能な静電スプレー堆積 (electrostatic spray deposition: ESD) 法に着目している^(1,2)。これまでに、ESD 法を用いた高性能な単結晶 OFET の作製や半導体と絶縁膜を一貫して積層するプロセスを報告している^(3,4)。一般に、優れた電

気的特性をもつ有機結晶の作製には、多環芳香族化合物などの π 共役系低分子が用いられる。OFET の性能は活性層の結晶性に強く依存するため、印刷(溶液)プロセスの溶媒には溶解度が高く結晶を形成するには適しているが、毒性の強いハロゲン(塩素)化芳香族溶媒(例えばクロロベンゼンなど)が使用されている^(5,6)。そのため工業化が困難となり、排気や廃液に十分な設備が必要となるため製造コストが高くなる^(7,8)。

近年、結晶化しやすい π 共役系低分子と膜形成しやすい絶縁性高分子(ポリマー)のブレンド溶液を塗布することで、低分子半導体結晶/ポリマー絶縁膜の積層構造が自己組織的な垂直方向相分離により形成され、均一で結晶性の高い連続膜を得られることが報告されている⁽⁹⁻¹⁶⁾。また、大気暴露されず自己組織的に形成された相分離界面を利用することで、通常の2ステップで半導体/絶縁膜構造を積層した OFET より優れた電気的特性および動作安定性を示すことが明らかにされている⁽¹⁷⁾。低分子とポリマーのブレンド相分離は溶媒蒸発の過程で進行するため⁽¹⁸⁾、インクジェット印刷のように十分な時間をかけて溶媒を蒸発させるプロセスで研究されている⁽¹⁹⁻²²⁾。しかし、ドロップキャスト法と同じ溶液塗布・乾燥プロセスであるため、分子レベルで急峻な相分離界面を短いタクトタイムで形成できない。したがって、1ステップで高性能 OFET を作製できる技術であるが、製造効率が悪いいため実用化は難しい。それに対して、ESD 法ではノズルから噴霧された微細な液滴

に含まれる溶媒のほとんどが基板に到達する前に蒸発するため、膜堆積後の乾燥工程が不要になり、高速(ハイスループット)な印刷製造が可能となる。

本研究では、環境にやさしく、人体に害のないグリーン溶媒を用いて低分子/ポリマーブレンド溶液を作製し、ESD プロセスによりブレンド膜を堆積して大面積かつ高品質な有機結晶を形成した。さらに、自己組織的に形成された低分子半導体結晶とポリマー絶縁膜の相分離界面を利用することで、高性能な OFET を作製することに成功した⁽²³⁾。

2. 実験

2.1 ESD プロセス

本研究で使用した ESD 装置の模式図を図 1 に示す。ESD 法では、プロセス条件(溶液作製および堆積条件)により膜の結晶性やモフォロジーを制御できる。また、真空蒸着法と同様にシャドーマスクを用いて選択的に膜を堆積できる。静電スプレーは電気流体力学的な噴霧技術であり、単分散の液滴サイズは数 10 nm から 100 μm 程度である^(24,25)。液滴の帯電量や体積は、溶液供給速度やノズルに印加する電圧によってある程度調整できる。膜の結晶性やモフォロジーは、装置設計(ノズル-基板間距離、ノズル径)やスプレー条件(印加電圧、溶液供給速度)、溶液の性質(粘性、濃度、導電性)などのプロセス条件で決まる⁽²⁶⁾。一般的なスプレー堆積法と比べて、ESD 法では静電引力によって液滴が基板に運ばれるため材料利用率が高く(80%以上)、キャリアガスを必要としないことが利点である⁽²⁷⁾。

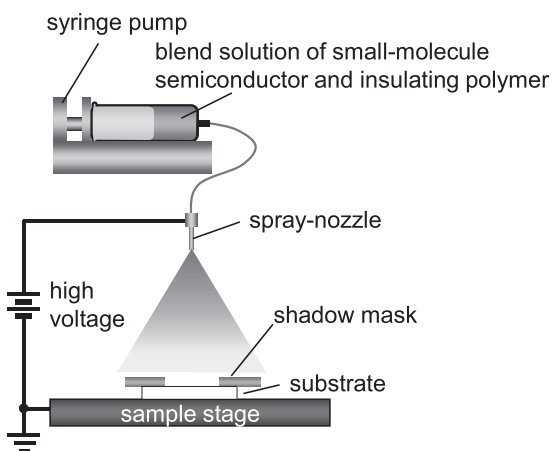


図 1 ESD 装置の模式図

2.2 ESD 法によるブレンド膜の堆積

本研究で使用した溶質および溶媒の分子構造を図 2 に示す。π 共役系低分子として、盛んに研究されている可溶性分子材料の 1 つであり、電気的特性に優れている 6,13-bis(triisopropylsilyl)ethynyl pentacene (TIPS pentacene) を用いた。一方、絶縁性高分子には一般的なポリマーである poly(methyl methacrylate) (PMMA) を用いた。低環境負荷溶媒として非ハロゲン系・非芳香族系の酢酸ブチル (n-butyl acetate)、アセトン(acetone)、そしてヘキサン(hexane)を用いた。酢酸ブチルは果実の香りがあり、食品添加物に用いられるエステルである。

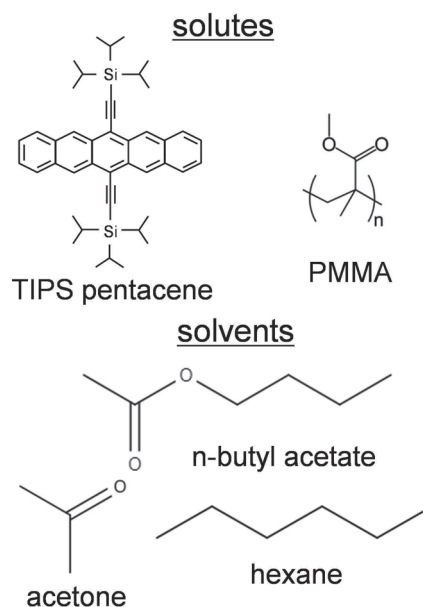


図 2 溶質と溶媒の分子構造

低分子/ポリマーブレンド膜を堆積する基板として、断面モフォロジーの電子顕微鏡観察(scanning electron microscopy: SEM)や表面形状の原子間力顕微鏡観察(atomic force microscopy: AFM)、および OFET(rigid or inflexible)の作製には SiO₂/Si 基板を用い、一方、フレキシブル OFET の作製にはポリエチレンナフタレート(polyethylene naphthalate: PEN)シートを用いた。ブレンド膜を堆積する前に、基板を有機溶媒(アセトン、メタノール、エタノール)で超音波洗浄した後に UV/O₃ 処理を行った。次に、上記の前処理を施した基板上に ESD 法により TIPS pentacene/PMMA ブレンド膜を堆積した。図 2 で示した溶媒を混合させて用いたが、ヘキサン添加の効果を調べるために、一部の試料ではヘキサンを除いた混合溶媒(酢酸ブチルとアセトンのみ)を用いた。ESD

法では、溶液の誘電率が低い場合、静電反発による液滴の分裂が生じず、良好なスプレー状態を得られない⁽²⁴⁾。そのため、本研究ではスプレー化溶媒としてアセトンを加えた。TIPS pentacene/PMMA ブレンド溶液は大気中、基板温度 25 °C で堆積された。溶液供給速度 (2.5 ml/min) は、シリンジポンプを用いて精密に制御された。ノズル径、ノズル-基板間距離、印加電圧はそれぞれ 250 μm 、5.0 cm、7.0~8.0 kV で行った。堆積されたブレンド膜は、図 3 に示すように表面張力や分子量の違いによって自己組織的な垂直方向相分離を起こし、TIPS pentacene が上層に、PMMA が下層に析出する。

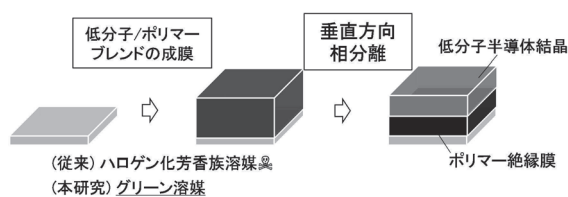


図3 低分子/ポリマーブレンド膜の垂直方向相分離

2.3 ブレンド膜の形状評価

堆積された TIPS pentacene/PMMA ブレンド膜の表面は、クロスニコル配置 (polarizer \perp analyzer) の偏光顕微鏡 (Eclipse E600, Nikon) を用いて観察された。この観察結果より、TIPS pentacene 結晶がブレンド膜の表面にあることを確認した。断面モフォロジーの観察には、in-lens 電界放出型 (field emission: FE) の SEM (S-5200, Hitachi) を用いた。SEM 観察を行う前に、試料を導電性にするために約 2 nm の PtPd を成膜した。TIPS pentacene/PMMA 相分離界面の形状は、AFM (VN8000, Keyence) を用いて評価した。相分離界面の形状を調べるために、TIPS pentacene を PMMA に対して直交性のあるシクロヘキサンで溶解させて取り除き、下層の PMMA 表面の形状を観察した。ブレンド膜の膜厚は、断面 SEM 観察および触針式表面段差計 (Dektak150, Veeco) の測定結果から約 400 nm (TIPS pentacene 200 nm/PMMA 200 nm) であることがわかった。

2.4 OFET の作製および評価

TIPS pentacene/PMMA ブレンド膜の表面にシャドーマスクを用いた真空蒸着法にて Au 電極 (膜厚 50 nm) をパターンニングし、ボトムゲート・トップコンタ

クト型 OFET を作製した。SiO₂/Si 基板上に作製した OFET では、高ドープ (As) の n 形 Si (100) 基板をボトムゲート電極 (抵抗値 $< 4 \times 10^{-3} \Omega \cdot \text{cm}$) として、Si 基板の熱酸化膜 (膜厚 300 nm) をゲート絶縁膜として用いた。一方、フレキシブル OFET には PEN シート (膜厚 100 μm) を用いた。また、ボトムゲート電極には真空蒸着法により堆積した Al を用いた。作製したフレキシブル OFET の模式図および写真を図 4 に示す。フレキシブル OFET の作製において、Al ボトムゲート電極上にブレンド膜を堆積する前に PMMA バッファ層 (50 nm) をスピンコート法により成膜した。本研究では、PMMA バッファ層の挿入が相分離界面の形状に与える影響を調べた。作製した素子の電気的特性は、2ch ソースメジャーユニット (Keithley 2612B) を用いて大気中で測定された。機械的ストレス耐性の評価 (曲げ試験) は、図 5 (a) に示すような測定セットアップで行われた。曲率半径の異なる (3.95, 4.90, 7.75, 10.7 mm) 円柱棒 (図 5 (b)) に素子を巻き付けて引っ張り応力を加えた。応力 (strain) と曲率半径 (R_{bend}) の関係は以下の式で与えられる⁽²⁵⁾:

$$\text{strain}(\%) = t_{\text{sub}} / 2R_{\text{bend}} \times 100 \quad (1).$$

ここで、 t_{sub} は PEN シートの膜厚 (100 μm) である。本研究では、応力に対するデバイスパラメータ (移動度やしきい値電圧) の変化をプロットし、相分離界面の形状が与える影響を調べた^[1,2]。

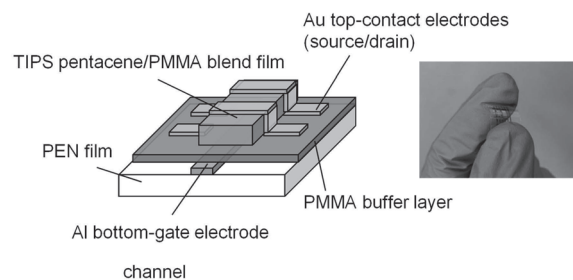


図4 作製したフレキシブル OFET の模式図および写真

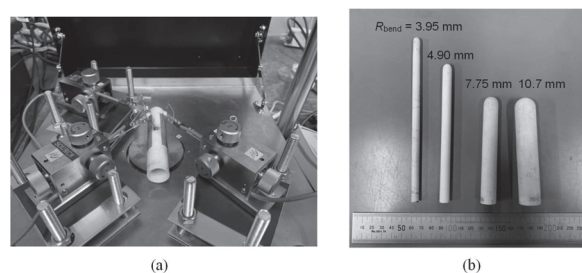


図5 機械的ストレス耐性の評価 (曲げ試験)

(a) 測定セットアップ (b) 曲率半径の異なる円柱棒

3. 結果

3.1 低分子/ポリマーブレンドの成膜

図2で示した低環境負荷な混合溶媒(酢酸ブチル, アセトン, ヘキサン)を用いて TIPS pentacene のみの溶液と TIPS pentacene/PMMA ブレンド溶液をそれぞれ作製し, SiO₂/Si 基板上に堆積した. TIPS pentacene 単層膜およびブレンド膜の偏光顕微鏡画像を図6(a)(b)にそれぞれ示す. 図6(a)の結果より, 使用した溶媒の TIPS pentacene に対する溶解度が低いと, 樹枝状(デンドライト)の TIPS pentacene 微結晶がいくつか見られ, 連続な結晶膜は形成されていないことがわかる. それに対して, 膜形成しやすいポリマー(PMMA)をブレンドした膜は連続であり, しかも垂直方向相分離により大面積(数 100 μm)の TIPS pentacene 結晶膜が得られている(図6(b)). これより, 溶解度の低い溶媒でもポリマーとブレンドすることで連続膜を形成できることがわかった. また, 2.1節で述べたように ESD 法は材料利用率の高いプロセスであるため, スピンコート法より 1桁以上も低い溶質濃度が可能であり, 低環境負荷溶媒を用いた希釈溶液(本研究の TIPS pentacene 濃度は 0.02~0.03 wt%で行った)を使用できる.

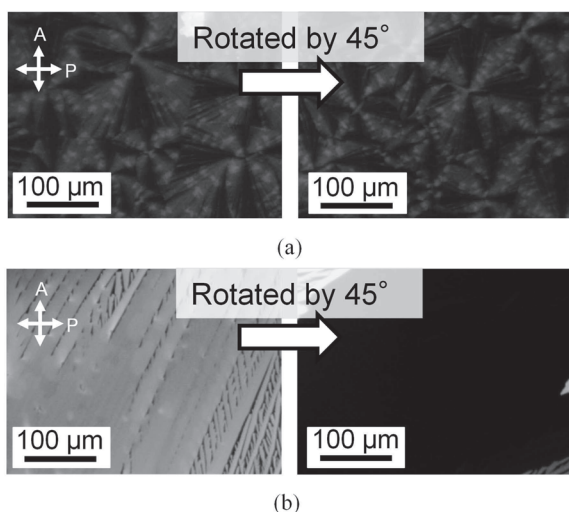


図6 膜表面の偏光顕微鏡画像

(a) TIPS pentacene 単層膜 (b) TIPS pentacene/PMMA ブレンド膜

3.2 ヘキサン添加の効果

低環境負荷な混合溶媒にヘキサンを添加する効果を調べるために, ブレンド膜の断面モフォロジー(相分離界面)の比較を行った. ブレンド膜の断面 SEM 画

像を図7に示す. ここで, (a)はヘキサンなし(b)はヘキサンありで堆積したブレンド膜の断面モフォロジーを示している. この結果より, ヘキサン添加の有無にかかわらず垂直方向相分離により TIPS pentacene が上層に, PMMA が下層に析出していることを確認できる. また, AFM 観察の結果より, 相分離界面は分子レベルで平坦であることを確認した. しかし, ヘキサンなしの場合, 相分離界面に空隙を観察できる. 一方, ヘキサンを添加して堆積したブレンド膜では, このような空隙は見られず, TIPS pentacene と PMMA は相分離界面で密着していると考えられる. このような差を生じた理由として, 溶媒の誘電率に関係している可能性が考えられる. アセトンや酢酸ブチルに対し, 無極性溶媒であるヘキサンは低い誘電率をもつ⁽²⁹⁾. そのため, ESD プロセス時に静電反発による液滴の微細化があまり進まずに着滴すると考えられる. 一方, ヘキサンを添加しない場合には, 液滴の微細化により溶媒蒸発が進み, TIPS pentacene 分子が基板に降り積もる. その結果, 相分離界面の密着性が悪くなり空隙を生じたと考えられる^[1,2].

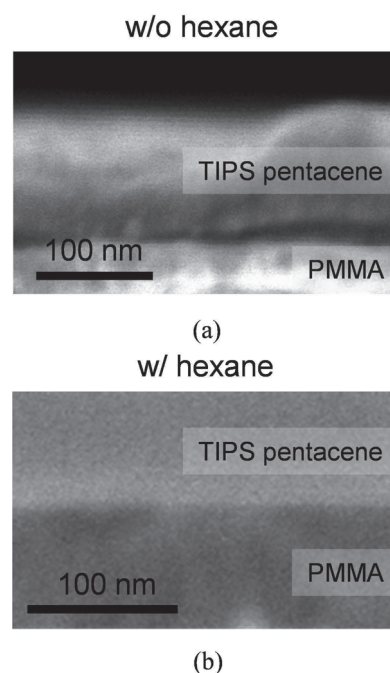


図7 ブレンド膜の断面 SEM 画像

(a) ヘキサンなし (b) ヘキサンあり

この考察を確かめるために, ヘキサンなしの混合溶媒(酢酸ブチルとアセトンのみ)を用いてウェット

なプロセス条件でブレンド膜を堆積した結果、TIPS pentacene/PMMA 相分離界面に空隙は見られず密着性を向上させることができた。

次に、ヘキサン添加による OFET 特性への影響を調べた。ヘキサンなし、およびヘキサンありで作製した OFET の伝達特性(I_d - V_g)を図8(a) (b)にそれぞれ示す。この結果より、ヘキサン添加の有無にかかわらずヒステリシスがほとんど見られないことがわかる。これは、垂直方向相分離により形成された電荷輸送チャネル(TIPS pentacene/PMMA 界面)は大気暴露されず自己組織的に形成されたため、電荷トラップが少ないことを示している。しかし、ヘキサンなしで作製した OFET のしきい値電圧(-34.8 V)は非常に高いことがわかった。これは、図7で述べたように、相分離界面に存在する空隙が原因として考えられる。すなわち、空隙によりゲート絶縁膜の容量が低下し、大きなゲート電圧がキャリアの蓄積に必要なためと考えられる。一方、ヘキサンありで作製した OFET では、相分離界面で TIPS pentacene と PMMA が密着しているため、低いしきい値電圧(-6.97 V)が得られた。

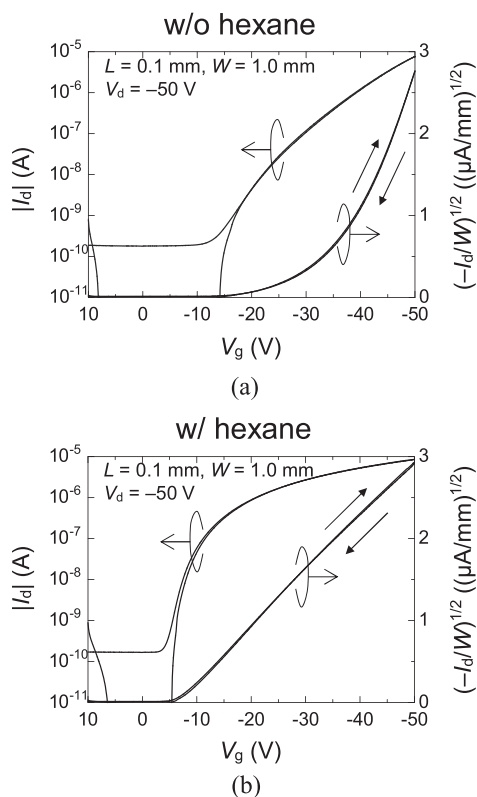


図8 OFET の伝達特性

(a) ヘキサンなし (b) ヘキサンあり

ヘキサンなしの混合溶媒(酢酸ブチルとアセトンのみ)を用いてウェットなプロセス条件でブレンド膜を堆積し、相分離界面の密着性を向上させた OFET でも同様の低いしきい値電圧を得ている。しかし、ウェット条件でブレンド膜を堆積するとヒステリシスが大きくなることがわかった。この原因として、蒸発が不十分な溶媒が膜中に残留したためと考えられるが、詳細については現在調査中である。

3.3 フレキシブル OFET の作製

前節で述べたように、低環境負荷な混合溶媒にヘキサンを添加してブレンド膜を堆積した結果、OFET のしきい値電圧を大幅に低減できることがわかった。このことは、OFET の低電圧駆動や消費電力の低減にとって重要である。そこで次に、PEN 基板上にブレンド膜を堆積し、低電圧駆動可能なフレキシブル OFET の作製を行った^[1,2]。

3.4 PMMA バッファ層挿入の効果

フレキシブル OFET の作製において、Al ボトムゲート電極上にブレンド膜を堆積する前に PMMA バッファ層(50 nm)をスピコート法により成膜した(図4)。本研究では、PMMA バッファ層の挿入が相分離界面の形状に与える影響を調べた。相分離界面の AFM 画像を図9に示す。ここで、(a)は PMMA バッファ層なし(b)は PMMA バッファ層ありで堆積したブレンド膜における相分離界面の形状を示している。PMMA バッファ層を挿入しない場合、相分離界面は非常に荒れており(RMS ラフネス 3.45 nm)、多くのピンホール状の凹みが見られた。この結果は、3.2節(SiO₂/Si 基板上)で述べた分子レベルで平坦な相分離界面の形状に矛盾している。ESD 法では、帯電した液滴が基板に到達するため、導電性の Al ボトムゲート電極上では液滴が静電引力により加速されて着弾する。そのため、乱れた相分離界面の形状になったと考えられる。そこで、Al ボトムゲート電極とブレンド膜の間に絶縁性の PMMA バッファ層を挿入したところ、分子レベルで平坦な相分離界面を得られた(RMS ラフネス 0.67 nm)。また、図9(b)に見られるように、ステップ/テラス構造を確認でき、ステップ高さは約 1.7 nm と TIPS pentacene 結晶の c 軸長に相当することがわかった⁽³⁰⁾。x 線回折測定の結果からも c 軸

配向していることを確認しており, TIPS pentacene のアセン骨格が基板に平行, つまり π - π スタッキング方向が基板と平行な OFET 作製に適した結晶構造であることがわかった⁽³¹⁾.

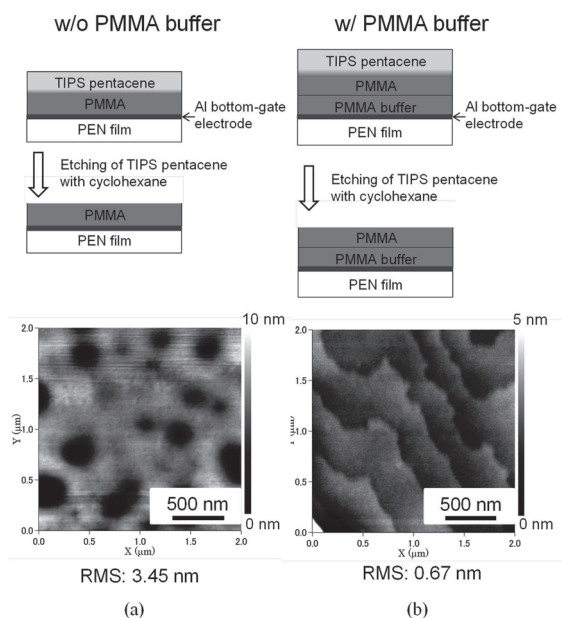


図9 相分離界面のAFM画像

(a) PMMA バッファ層なし (b) PMMA バッファ層あり

3.5 フレキシブル OFET の電気的特性

PMMA バッファ層を挿入して作製したフレキシブル OFET の出力特性および伝達特性を図 10(a) (b) にそれぞれ示す. この結果より, ドレイン電圧, ゲート電圧ともに -5 V 以下で良好なトランジスタ動作を確認できる. 伝達特性から電界効果移動度としきい値電圧を求めた結果, $0.87 \text{ cm}^2/\text{V}\cdot\text{s}$, -0.81 V であった.

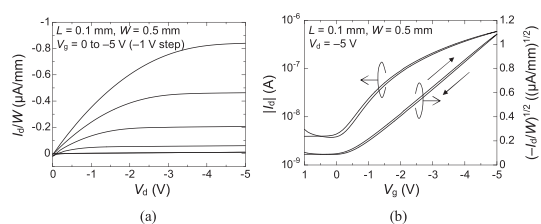


図10 フレキシブル OFET の電気的特性

(a) 出力特性 (b) 伝達特性

3.6 機械的ストレス耐性の評価(曲げ試験)

図 5 で示した測定セットアップを用いてフレキシブル OFET に引っ張り応力を加えて, 機械的ストレス耐性の評価(曲げ試験)を行った. 応力(strain)と曲

率半径(R_{bend})の関係は(1)式で与えられる⁽²⁸⁾. 応力に対するデバイスパラメータ(移動度やしきい値電圧)の変化をプロットした結果を図 11 に示す. ここで, 応力 0 % を曲げていない状態($R_{\text{bend}} = \infty$)と定義している. 3. 2 節で述べたように, ヘキサンを添加することにより相分離界面の密着性が向上し, 応力を加えても大きな変化は見られず, 電界効果移動度は $0.87 \pm 0.06 \text{ cm}^2/\text{V}\cdot\text{s}$, しきい値電圧は -1.3 ± 0.1 V であった. それに対して, ヘキサンを添加しない場合には相分離界面の密着性が悪く, 1.0 % の応力($R_{\text{bend}} = 4.90 \text{ mm}$)を超えると電気的特性が著しく低下することがわかった. この結果より, TIPS pentacene と PMMA の垂直方向相分離により得られた密着性の良い(空隙のない)界面を電荷輸送チャンネルとすることで, 電気的特性だけでなく機械的ストレス耐性に優れたフレキシブル OFET を作製できることを実証した.

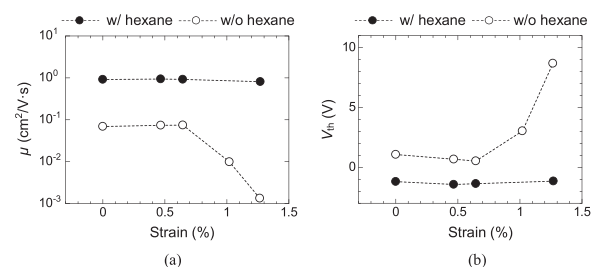


図11 機械的ストレス耐性の評価(曲げ試験)

(a) 電界効果移動度 (b) しきい値電圧

3.7 機械的ストレスに対する分子配向の影響

前節では, ヘキサンを添加することにより相分離界面の密着性が向上し, 応力を加えてもデバイスパラメータに大きな変化は見られないことを述べた. しかし, 電荷輸送チャンネルの方向(ソース-ドレイン)に対する TIPS pentacene 結晶の分子配向により, 応力依存性が異なることがわかった. 電荷輸送チャンネルと分子配向が平行な場合と平行ではない場合の偏光顕微鏡画像を図 12(a) (b) にそれぞれ示す. また, 電界効果移動度の応力依存性を図 13 に示す. この結果より, 電荷輸送チャンネルに対して TIPS pentacene 結晶の分子配向が平行の場合には応力を加えても大きな変化は見られないが, 平行でない場合には応力により電界効果移動度が低下することがわかった. これは, 結晶ドメインの境界で電荷トラップが発生するためと考えられる. したがって, 分子配向を制

御する技術を開発する必要がある。最近我々は、親撥処理により基板表面に高アスペクト比の親液性領域を形成し、ブレンド膜の結晶化方向を一様(親液性領域の長辺方向)にすることで TIPS pentacene 結晶の分子配向を制御することに成功している。この技術を本研究の成果と融合することで、電気的特性や動作安定性のばらつきを抑制し、低環境負荷プロセスによる有機集積回路の実現が期待できる。

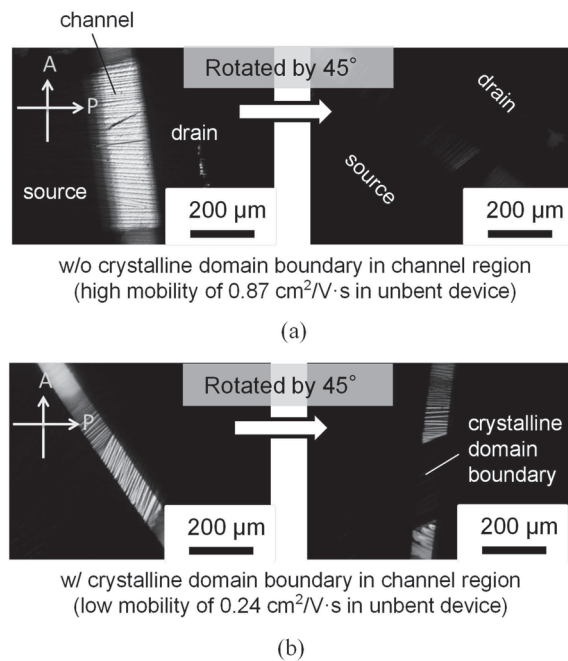


図12 電荷輸送チャネル領域の偏光顕微鏡画像
(a) 電荷輸送チャネルと分子配向が平行である場合
(b) 電荷輸送チャネルと分子配向が平行でない場合

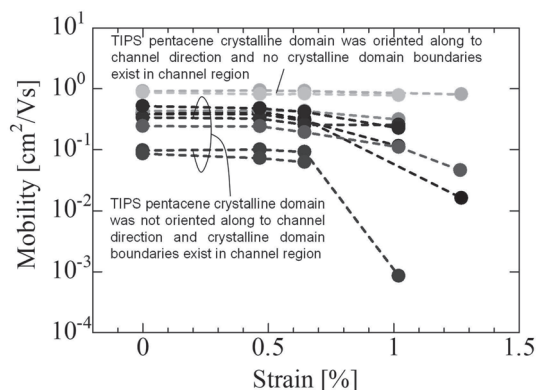


図13 電界効果移動度の応力依存性

4. まとめ

本研究では、低環境負荷な混合溶媒(酢酸ブチル、

アセトン、ヘキサン)を用いて TIPS pentacene/PMMA ブレンド溶液を作製し、ESD 法によりブレンド膜を堆積した。その結果、自己組織的な垂直方向相分離により大面積の TIPS pentacene 結晶膜を形成することに成功した。さらに、分子レベルで急峻な低分子半導体結晶とポリマー絶縁膜の相分離界面を利用することで、電気的特性や機械的ストレス耐性に優れた高性能 OFET を作製することに成功した。本研究の成果は、環境にやさしく、人体に害のないグリーン溶媒を用いて、簡便な1ステップの印刷プロセスで高性能 OFET を作製する技術(グリーンプリンテッドエレクトロニクス)への貢献が期待される。

5. 謝辞

貴財団よりご支援を受けて本研究を遂行することができました。心より感謝申し上げます。

発表論文

- [1] 小幡俊輔, 須貝拓弥, 秋山直輝, 森悠記, 小野島紀夫, 「低環境負荷溶媒を用いた静電スプレー堆積法によるポリマーブレンド OFET の作製」, 第66 回応用物理学会春季学術講演会(東京工業大学), 10a-M111-8.
- [2] N. Onojima, N. Akiyama, Y. Mori, T. Sugai, and S. Obata, "Small molecule/polymer blends prepared by environmentally-friendly process for mechanically-stable flexible organic field-effect transistors", *Org. Electron.* 78, 105597 (2020).

参考論文

- (1) A. Abdellah, B. Fabel, P. Lugli, and G. Scarpa, *Org. Electron.* 11, 1031 (2010).
- (2) N. Onojima, N. Nishio, and T. Kato, *Jpn. J. Appl. Phys.* 52, 05DB06 (2013).
- (3) N. Onojima, H. Saito, and T. Kato, *Org. Electron.* 14, 2406 (2013).
- (4) N. Onojima, S. Takahashi, and H. Saito, *Org. Electron.* 24, 165 (2015).
- (5) S. H. Lee, M. H. Choi, S. H. Han, D. J. Choo, J. Jang, and S. K. Kwon, *Org. Electron.* 9, 721 (2008).
- (6) C. McDowell and G. C. Bazan, *Curr. Opin. Green Sustain. Chem.* 5, 49 (2017).
- (7) J. Li, Q. Bao, C. M. Li, W. Zhang, C. Gong, M. B. Chan-

- Park, J. Qin, and B. S. Ong, *Chem. Mater.* **22**, 5747 (2010).
- (8) S. Zhang, L. Ye, H. Zhang, and J. Hou, *Mater. Today* **19**, 533 (2016).
- (9) J. Kang, N. Shin, D. Y. Jang, V. M. Prabhu, and D. Y. Yoon, *J. Am. Chem. Soc.* **130**, 12273 (2008).
- (10) R. Hamilton, J. Smith, S. Ogier, M. Heeney, J. E. Anthony, I. McCulloch, J. Veres, D. D. C. Bradley, and T. D. Anthopoulos, *Adv. Mater.* **21**, 1166 (2009).
- (11) W. H. Lee, J. A. Lim, D. Kwak, J. H. Cho, H. S. Lee, H. H. Choi, and K. Cho, *Adv. Mater.* **21**, 4243 (2009).
- (12) D. T. James, B. K. C. Kjellander, W. T. T. Smaal, G. H. Gelinck, C. Combe, I. McCulloch, R. Wilson, J. H. Burroughes, D. D. C. Bradley, and J.-S. Kim, *ACS Nano* **5**, 9824 (2011).
- (13) J. Smith, W. Zhang, R. Sougrat, K. Zhao, R. Li, D. Cha, A. Amassian, M. Heeney, I. McCulloch, and T. D. Anthopoulos, *Adv. Mater.* **24**, 2441 (2012).
- (14) N. Shin et al., *Adv. Funct. Mater.* **23**, 366 (2013).
- (15) V. Raghuvanshi, D. Bharti, A. K. Mahato, I. Varun, and S. P. Tiwari, *Synth. Met.* **236**, 54 (2018).
- (16) F. Ge, Z. Liu, S. B. Lee, X. Wang, G. Zhang, H. Lu, K. Cho, and L. Qiu, *ACS Appl. Mater. Interfaces* **10**, 21510 (2018).
- (17) C. Liu, Y. Li, T. Minari, K. Takimiya, and K. Tsukagoshi, *Org. Electron.* **13**, 1146 (2012).
- (18) F. Wu, F. Ye, Z. Chen, Y. Cui, D. Yang, Z. Li, X. Zhao, and X. Yang, *Org. Electron.* **26**, 48 (2015).
- (19) Y. -H. Kim, J. E. Anthony, and S. K. Park, *Org. Electron.* **13**, 1152 (2012).
- (20) S. Y. Cho, J. M. Ko, J. -Y. Jung, J. Y. Lee, D. H. Choi, and C. Lee, *Org. Electron.* **13**, 1329 (2012).
- (21) V. Raghuvanshi, D. Bharti, I. Varun, A. K. Mahato, and S. P. Tiwari, *Org. Electron.* **34**, 284 (2016).
- (22) J. Soeda, T. Okamoto, C. Mitsui, and J. Takeya, *Org. Electron.* **39**, 127 (2016).
- (23) S. Obata, Y. Miyazawa, J. Yamanaka, and N. Onojima, *Jpn. J. Appl. Phys.* **58**, SBBG02 (2019).
- (24) A. Jaworek and A. T. Sobczyk, *J. Electrostatics* **66**, 197 (2008) 197.
- (25) X. -Y. Zhao, X. Wang, S. L. Lim, D. Qi, R. Wang, Z. Q. Gao, B. X. Mi, Z. -K. Chen, W. Huang, and W. Deng, *Sol. Energy Mater. Sol. Cells* **121**, 119 (2014).
- (26) O. Wilhelm, L. Mädler, and S. E. Pratsinis, *J. Aerosol Sci.* **34**, 815 (2003).
- (27) S. Khan, Y. H. Doh, A. Khan, A. Rahman, K. H. Choi, and D. S. Kim, *Curr. Appl. Phys.* **11**, S271 (2011).
- (28) P. Jha, S. P. Koiry, V. Saxena, P. Veerender, A. Gusain, A. K. Chauhan, A. K. Debnath, D. K. Aswal, and S. K. Gupta, *Org. Electron.* **14**, 2635 (2013).
- (29) J. P. C. Carrasco, D. Jacquemin, C. Laurene, A. Planchat, C. Reichardt, K. Sraïdi, *J. Phys. Org. Chem.* **27**, 512 (2014).
- (30) J. Chen, J. Anthony, and D. C. Martin, *J. Phys. Chem. B* **110**, 16397 (2006).
- (31) N. Onojima, A. Nakamura, H. Saito, and N. Daicho, *J. Cryst. Growth* **432**, 146 (2015).